

警 告

本手册□供有□□的□修人□使用，不适用于一般消□者，手册中没有□非技□人□企□□修本□品而存在的潜在危害提出警告或提醒。□器□品□由有□□的□□技□人□□行□□和修理，任何其它人企□□本手册涉及的□品□行□□和修理将有可能受到□重□害甚至有生命危□。

1 □品□述

1.1 □源概述

本□源由 PI(Power integrations))所提供的芯片□开□平台,是一款通用于 46/47 背光屏(CCFL) 的 LCD □源.在此□源方案中将所使用到的主芯片有如下:

PLC810PG PFC&LLC 二合一芯片

TNY175PN 待机芯片

1.2 主要功能

此液晶□源□入□□范□□ AC110~250V (最低 110Vac ,最高 250Vac) , □出□□情况□ 5V/0.6A、24V/10A (背光)、24V/1.5A(功放)、12V/3A 四□直流□源。

1.3 主要技□□格

5V/0.6A、24V/10A (背光)、24V/1.5A(功放)、12V/3A

2 □路介□

机芯□路介□

本□源板□路大致由四大部分□成。

1. 市□□入□路与整流□波□路。由□感□容□成的低通□波器□成。
2. PFC (功率因数校正) 校正□路和 LLC 主□路, 由 PI 公司提供的二合一集成芯片□□□出+24V(背光), +24V(伴音), +12V

3. 待机□路。

副□源（+5V 待机开关□□□路）；由 PI 公司的 TOP253EN □成。

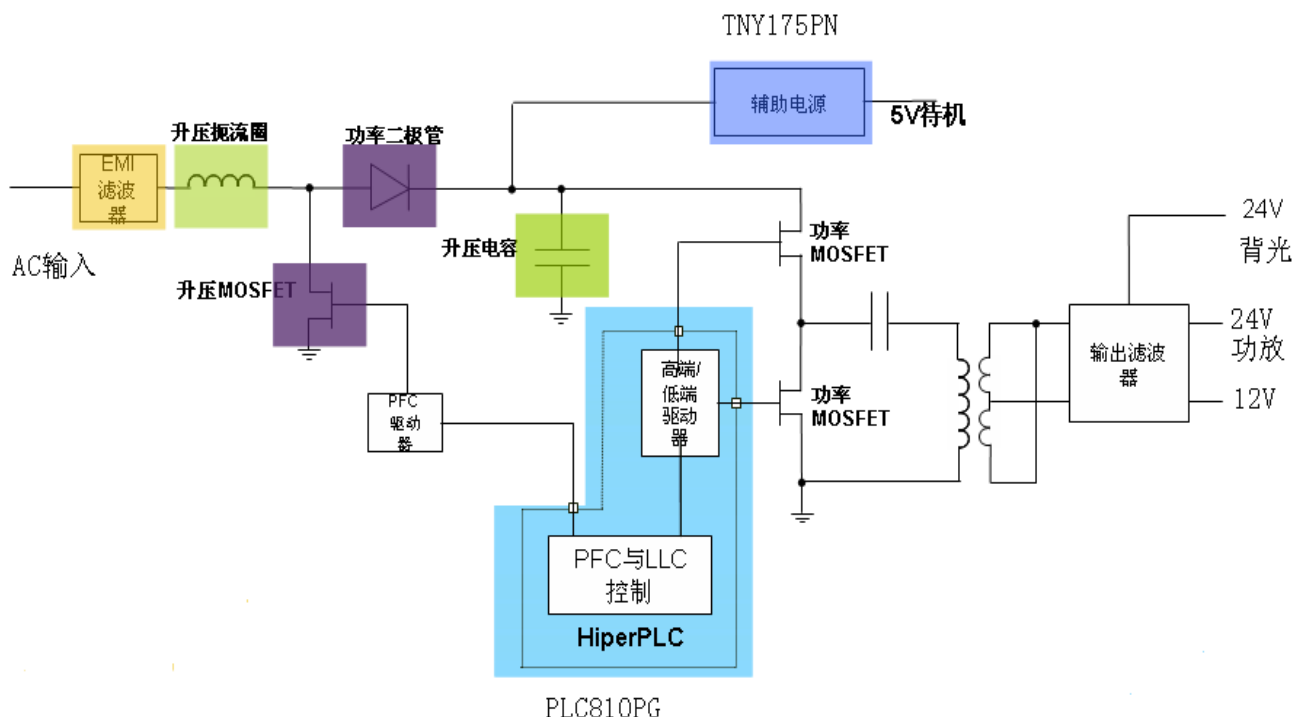
此□路□反激式□路，集成了开关管 MOSFET 管，□集成□。

4. 各控制□路□出□整流□□□路。

□出整流□路由复合二极管□成的全波整流□路。

3 主要信号流程介□

3.1 信号流程□



3.2 基本工作□程介□

A：市□□由 CXP00/LP00/CXP01/LP01/CXP02/LP03/THP01/THP02/BRP00 等□成的整流□波□路后□□成脉□直流□□，□整流后的□□分别送□后面两路独立的开关□□□源，一路□待机□路，一路□ PFC □路升□后再□主□路。

由 UP00(PFC 部分)/LP06/QP00/DP01 等□成的 PFC □路，□□ DP01 整流，CP04 □波后□出□ 390V-400V 直流□□。

B：□式整流后的□□，再□ DP11/DP17 整流后提供□待机□路（UP01/DS06 等）□生+5V □出□□，此□□供液晶□□ CPU 控制□路、USB □路、遥控接收□（用以控制遥控开关机，□□待机功能）。

C：主□路□出：由 UP00(LLC 部分)和主□□器 T600、□出□肖特□二极管 DS03/DS02/DS00/DS01 共同□成主□路，□出 24V/10A(供背光板)，24V/1.5A(伴音□路)、12V/3A(主板/□□板)。

4 主要芯片介绍

4.1 芯片

4.1.1 芯片概述

HIPERPLC810PG

HIPERPLC810PG集PFC及LLC离桥式控制器与集成高边半桥功率器件于一体。图1所示采用PLC810PG器件的电源结构，其中LLC谐振电感集成在功率器件中。PLC810PG的PFC部分采用无需正弦信号输入参考的通用输入电流模式(CCM)工作，从而减少了系统成本和外部元件。DC-DC控制器采用LLC谐振拓扑。该功率控制器可使MOSFET在零电压下进行开关操作，从而消除大部分的开关损耗，提高效率。LLC控制器的核心是一个电流控制的谐振器，其频率控制范围支持宽负载范围的正常工作频率。为了确保零电压开关，PLC810PG中LLC开关的死区时间被严格控制在容差范围之内，并可通入一个外部电阻进行调节。高低边两端的占空比精确匹配，以提供平衡的输出电流，从而降低输出二极管的成本。

典型PLC810PG LLC电路的工作频率为100 kHz（在额定工作条件下）。LLC电路的频率而定，开关频率可以是额定工作频率的二分之一到三倍不等，它与输入电压和负载变化有关。PFC功率器件的频率固定于LLC，以降低噪音和电磁干扰。在电路中提高PFC频率与LLC同步可降低PFC升压功率器件在空载非连续模式下的电流，从而改善电路工作状况和降低电源纹波。该器件提供PFC和LLC初始故障管理功能。可根据LLC相位与PFC PWM输出相位进行同步，以便于开关沿与PWM和LLC顺序电路中的噪音敏感部分不相交。避免电路冲突技巧可优化电源布板并提高性能。相位同步可降低EMI成分和PFC电容的纹波电流。

TNY175PN

TinySwitch-LT 集成了一个 650 V 的功率 MOSFET、谐振器、高边开关电流源、电流限流（用IC可设置）及关断电路。IC 产品系列采用开/关控制方式，提供一个灵活的电源方案，并且具有更低的系统成本及更大的输出功率范围。

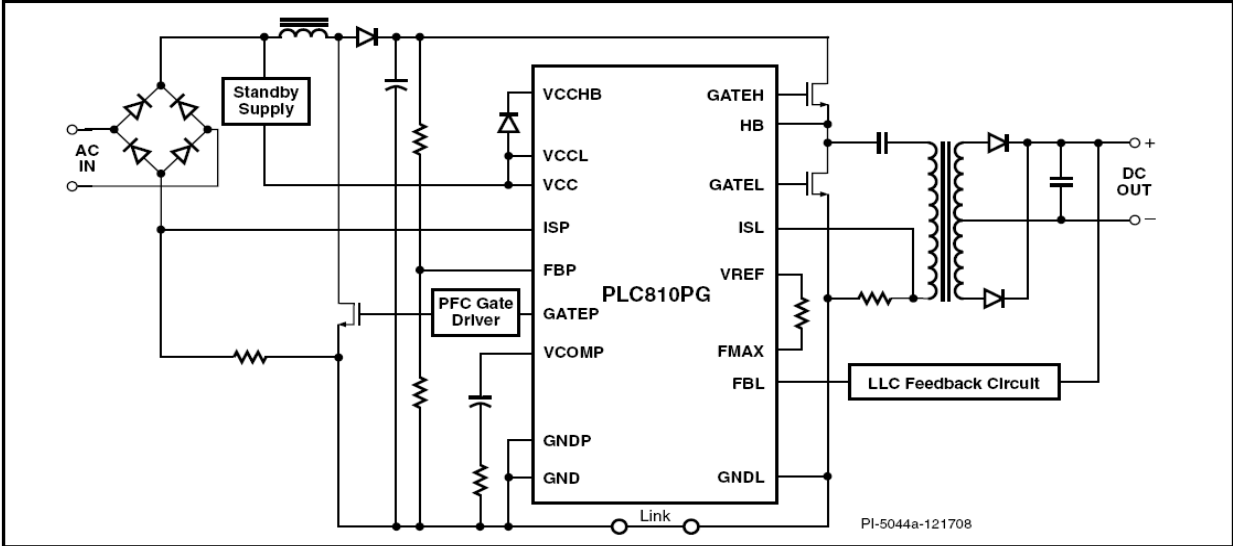
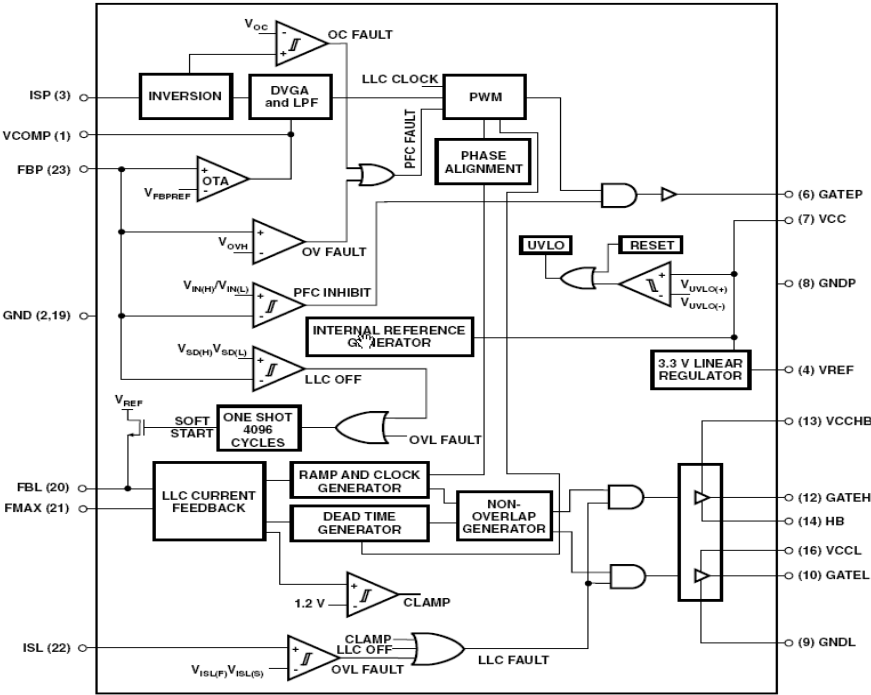


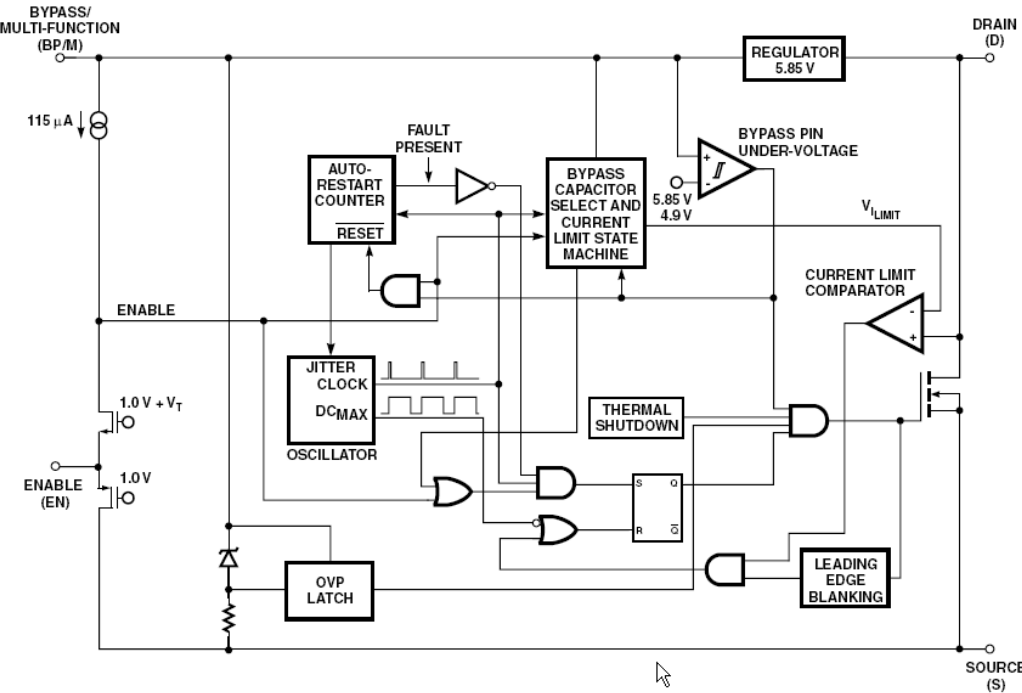
图 1. 典型应用电路—LCD电视机电源

PLC810PG

4.1.2 芯片内部框□



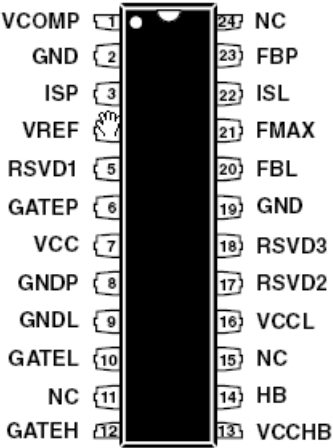
PLC810PG



TNY175

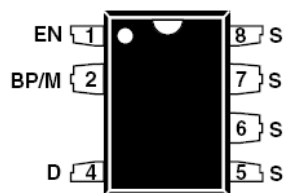
4.1.3 芯片管脚□

PLC810PG



TNY175

P Package (DIP-8C)



4.1.4 芯片重要引脚功能及工作

PLC810PG

VCC引脚

VCC

VCC IC中的弱信号模路供电。必在VCC引脚和GND引脚接一个旁路电容。电容10 μF 的陶瓷电容，或者是一个10 μF 电解电容与一个0.1 μF 陶瓷电容的并联。

VCCL

VCCL是LLC低端器件的供电输入引脚。它LLC低端MOSFET器件以及模路与LLC器件之的通信路供

。必在VCC引脚和GNDL引脚之间接一个1 μF 的陶瓷旁路电容。电容可提供瞬时流用来通LLC低端MOSFET

栅极。

VCCHB

VCCHB是LLC高端器件的浮供电输入引脚，以HB引脚参考。反过来，HB引脚又接到LLC

MOSFET半中心点。必，且必在VCCHB引脚到HB引脚之间接一个1 μF 的陶瓷旁路电容。电容可提供瞬时流以通LLC高端LLC

MOSFET的栅极。

在典型应用中，VCC与待机源相。VCCL通过一个 $5\ \Omega$ 电阻接到VCC引脚，可以防噪音。VCCHB通过一个高阻二极管与一个 $5\ \Omega$ 电阻成的串并联接到待机源。一旦LLC低端MOSFET导通，此二极管与电阻合将 $1\ \mu\text{F}$ 的退耦电容充电。电阻限制峰值瞬时充电电流。图4中的R42和D8。

GND引脚

GND

GND是所有模电弱信号的返回点。所有弱信号引脚旁路电容必须通过短接点接到GND引脚。GND引脚必须有一个接地点，并通地线用走线接到PFC电流电阻，同时该电阻又必须放置在PFC MOSFET附近。禁止将GND引脚接到PFC/LLC回路中的任何其他接点。VCC旁路电容也必须接到GND引脚。

GNDP

GNDP是PFC栅极信号的返回引脚。GNDP引脚必须直接接到PCB上的GND引脚。

GNDL

GNDL是LLC低端栅极信号的返回引脚。必须通过一条地线走线和一个小的氧化体磁珠将GNDL引脚接到LLC低端

MOSFET源极引脚。GNDL引脚必须由一个 $1\ \Omega$ 电阻接到GND引脚，可以防噪音。VCCL旁路电容也必须返回到GND引脚。

其他引脚

HB

HB引脚。HB引脚是LLC高端MOSFET信号的返回引脚。必须将HB引脚接到由LLC MOSFET成的半桥中心位置。

VCCHB旁路电容也必须返回到HB引脚。

ISP

是PFC。它用于PFC电流电阻上的检测（可描述PFC电感电流）。该电阻接PFC MOSFET源极和“-”端子。信号必须穿过一个常数介于100到200 ns之内的RC低通滤波器。由于ISP引脚要

求有内部偏移□流，因此□阻不得大于150 Ω 。平均□感□流（□□数个开关周期□得）用于PFC控制算法。

□引脚也□行逐脉冲□流限制功能。

ISL

□流□□，LLC。□引脚用于□□□□器初□□流，可□□LLC□□情况。□将它□接到LLC低□端

MOSFET源极引脚和□

□器初□□低部之□所□接的□流□□□阻。信号必□穿□□□常数介于200 ns到1 μ s之□的RC低通□波

器。低通□波器中的□容必□□接到GND引脚。流限有两个□别，□低及□慢的一□是用于□出□□，□高

及□快的一□用于元件故障保□。

低通□波器中的串□□阻□□1 k Ω 或更大，以限制流入ISL引脚的□流。

GATEP

PFC MOSFET栅极□□□路的栅极□□□出信号。

GATEL

低□端LLC MOSFET的栅极□□。

GATEH

高□端LLC MOSFET的栅极□□。

VREF

LLC反□□路的3.3 V参考引脚。必□□接一个1 μ F的陶瓷退耦□容，且从VREF引脚到GND引脚□行走□。

FBP

反□PFC引脚□接到用于□□PFC□出□□的外部□阻分□器。□是跨□放大器的同相□入。跨□放大器□

出口接到

VCOMP引脚，反□□□也□接到□引脚。必□在FBP引脚到GND引脚之□□接一个10 μ F的退耦□容。

VCOMP

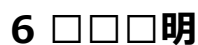
□引脚是PFC反□□路元件的□接点。引脚上的□□用作PFC控制器乘法器的□入。此引脚的□定□性□□

范□□0.5 V到2.5V，其中，□□越高，表明功率越小。

FBL

LLC反□引脚。□入□引脚的□流可确定LLC开关□率。它有一个□定□□和□阻分别□0.65 V和3.3 k Ω 的

戴□南等效□路。



1	□入特性			
序号	□目	技□要求	□位	□注
1.1	□定□入□□	110 – 220	Vac	
1.2	□入□□范□	110 – 240	Vac	
1.3	□入最大□流	5	A	
1.4	效率	≥85%		220Vac, (□定□□)
1.5	交流□入□□□率	50 – 60	Hz	□定□入□□, □境温度 25℃
1.6	□入浪涌□流	≤100	A	冷机状□
1.7	功率因数	有源 PFC		
2	□出特性			
序 序	□目	技□要求		□注
		□格		

号		+24 V (背光) /+24 V (功放)	+12V	+5V	□位	
2.1	□出□流范□	0－10/0－1.5	0－3	0－0.6	A	
2.2	□出峰□□流	6/1.5	5	3	A	
2.3	□出□□范□	22.8－25.2/22.8－25.2	11.4-12.6	4.9－5.25	Vdc	
2.4	□□□整率	5%/5%	5%	5%	%	
2.5	□□□整率	5%/5%	5%	5%	%	
2.6	□出□波	≤240	≤120	≤50	mVp-p	□定□入, □出□□, 20MHz □□, □□□端并104+10μF □容
2.7	□出噪音	/	/	/	mVp-p	
2.8	上□、掉□□序	□源模□在收到开机信号后（高□平），使主□源开始工作。□出+24V 和+12V 在收到待机信号（低□平）后，完全关断主□源，只保持副□源（+5V）的□出。				
2.9	待机功耗	待机□□功耗≤1.0W				Vin=150－240Vac
3	□序					
3.1	开机延□	□入□□ 120Vac, □□, □出□□□保持在□整范□内			≤3Sec	
3.2	保持□□	□入□□ 120VAC 或 240VAC, □□, □出□□□保持在□整范□			≥8ms	
4	保□特性					
4.1	□出□□保□	+24V			30.0 Max	Vdc
4.2	□出限流保□	+24V	12.0 Max		A	
4.3	□出短路保□	□源保□后会□定故障去除后需重新插拔 AC □入, □源才能启□。	插拔周期大于 2S			其它□出□□

安全及 EMC 特性

序号	项目		技术要求	备注
1	抗 电 强度	输入输出	3000Vac/10mA/10min	无击穿、电弧现象 (本机输出接大地)
2	通电时间		3C 合格 OK	已送广州 5 所, 合格 OK
3	电骚扰磁 (RS)		LEVEL 3 : 10V/m 合格	EN55022 CLASS B
4	电骚扰感应的电干 (CS)		LEVEL 3 : 10V/m 合格	EN55022 CLASS B

6.2 生产中的特殊工艺要求

无

7 □修□明

7.1 常□故障分析与注意事□

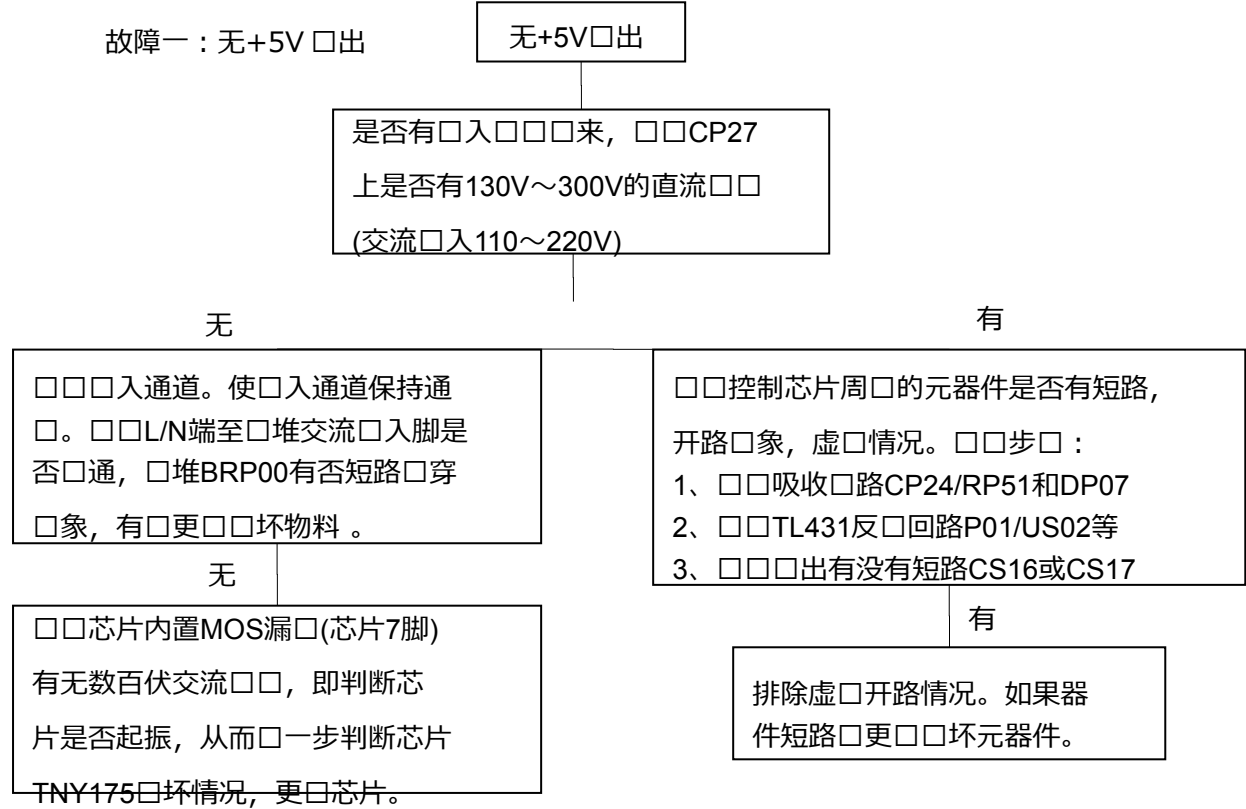
□修□要与案例

1. 修理前先用目□和鼻□两种方式，仔□□察整个不良板有无□器件，□坏器件、元器件虚漏□等□象。

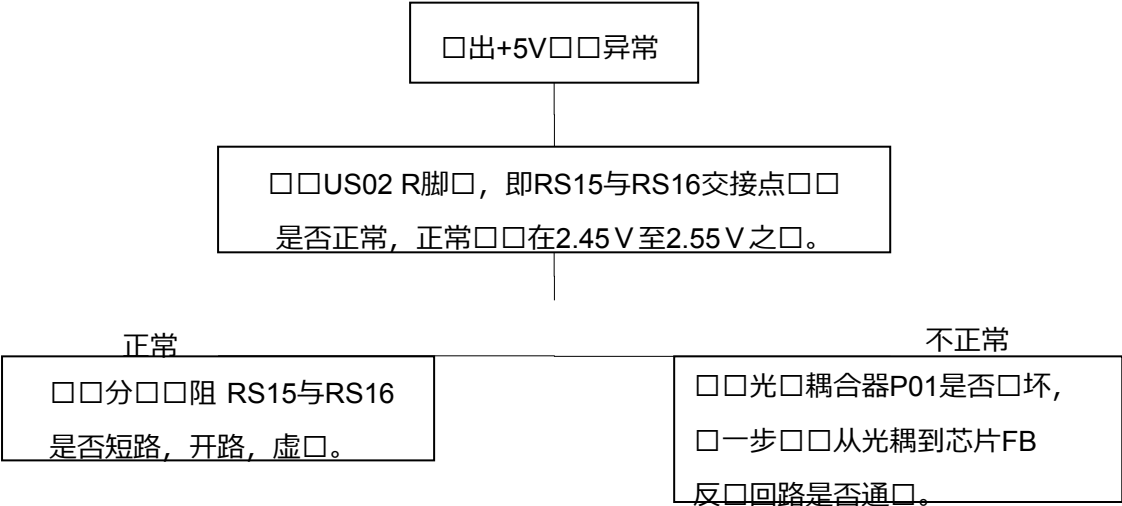
然后□行如下的几个流程开始□修□：

- A：有无 5V 待机□出。
- B：有无待机控制高□平，待机控制□平需要高于 3.3V。
- C：有无+12V，+24V（背光），+24V（功放）□出。

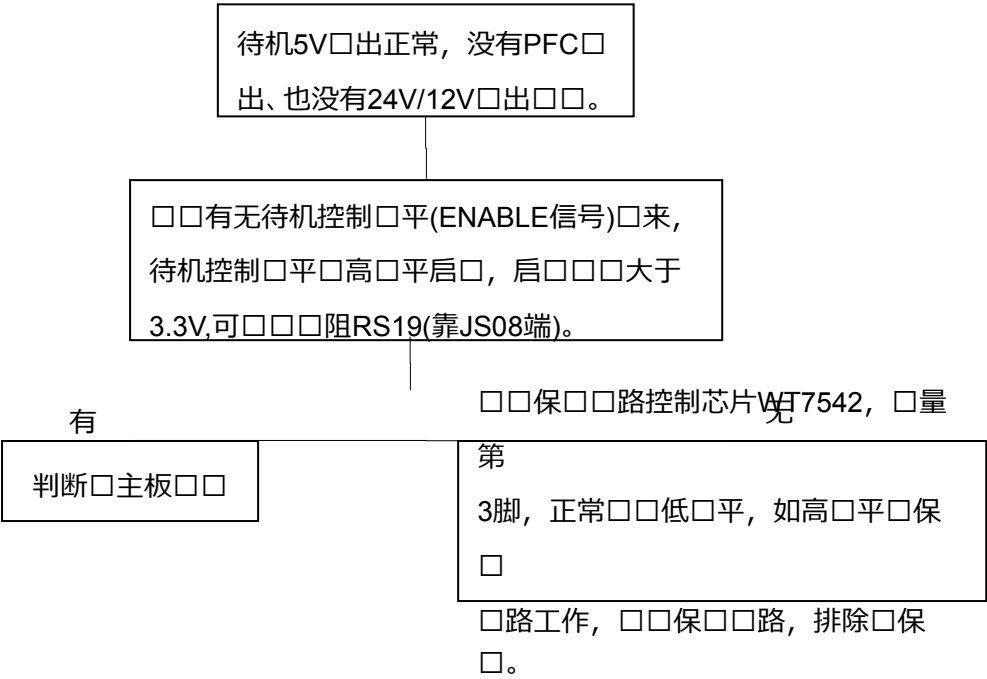
2. □修范例流程示意□



故障二：+5V 异常。异常包括偏低与偏高。



故障三：有正常的□出 5V □□，但没有 PFC □□（380V~400V）□出



注：芯片 WT7542 集成待机□平控制□路和 24V/12V □流、□□保□□路。

芯片引脚功能和具体功能□□方式如下：

芯片 1 脚 VCC 脚 5V 供□

芯片 2 脚 PSON 脚

芯片 3 脚 FPOB 脚

芯片 4 脚 GND 脚

芯片 5 脚 IS24 脚（24V/背光 □流□□脚）

芯片 6 脚 VS24 脚（24V/背光 □□□□脚）

芯片 7 脚 IS12 脚（12V □流□□脚）

芯片 8 脚 VS12 脚（12V □□□□脚）

芯片 2 脚（PSON 脚）□□到 POWER ON 信号后，3 脚□出低□平控制光耦 P02 二次□□光二极管□通，二次□光敏三极管□通，QP06/CP03/VRP00/RP29 □成的精密□□□路□出 VCC 供 PLC810PG 供□。□路工作正常。反之待机□，芯片 2 脚没有控制信号，3 脚□出高□平，光耦 P02 截止，卡断 VCC 供□。□路停止工作。

7.2 机芯配用通用功能模□

序号	通用功能 模□名称	通用功能模 □□号	开□□□所	开□□□□	□系□□	□系□箱
1	47K10		平板一所	江□		
2	47K06		平板二所	柳如峰		

.....

7.3 端口及□□定□

交流□□入：

PIN	Signal	describes
1	AC	AC (L)
2	GND/NC	GND/NC
3	AC.	AC (N)

屏供□（10 PIN×1）、（13 PIN×1）

（10 PIN×1）

面朝端子缺口，从左至右依次为PIN1—PIN10。

PIN	Signal	describes
1	+24V	+24V
2	+24V	+24V
3	+24V	+24V
4	+24V	+24V
5	+24V	+24V
6	GND	GND
7	GND	GND
8	GND	GND
9	GND	GND
10	GND	GND

(13 PIN×1)

面朝端子缺口，从左至右依次□ PIN1-PIN13

PI N	Singal	Describes
1	+ 24V	+ 24V
2	+ 24V	+ 24V
3	+ 24V	+ 24V
4	+ 24V	+ 24V
5	+ 24V	+ 24V
6	GND	GND
7	GND	GND
8	GND	GND
9	GND	GND
10	GND	GND
11	GND (□ 光)	GND (□ 光)
12	BL- ADJUST	BL- ADJUST
13	BL- ON/OFF	BL- ON/OFF

主板供□接口(14 PIN×1)

面朝端子接口，从左至右依次□ PIN1-PIN14

PI N	Singal	Describes
1	+ 24V(伴音)	+ 24V
2	+ 24V(伴音)	+ 24V
3	GND	GND
4	GND	GND
5	+ 12V	+ 12V
6	+ 12V	+ 12V

7	GND	GND
8	GND	GND
9	+5V	+5V
10	GND	GND
11	ON/OFF	ON/OFF
12	GND	GND
13	BL-ADJUST	BL-ADJUST
14	BL-ON/OFF	BL-ON/OFF

7.4 关□元器件及□□修□件清□

序号	物料□号	物料型号	位号	名称/功能 /参数	代用物 料□号	□注
1	4785-P81000-0240	PLC810P G	UP00			
2	4785-T17500-0080	TNY175P N	UP01			
3	4600-K35280-00	2SK3528	QP01/QP 02	600V/17A		
4	4600-K28370-00	2SK2837	QP00	500V/20A		
5						
6						
7						
8						

7.6 机芯存□、运□、使用条件

1、包装

包装箱上有□品名称、型号、□□、□量部□的□□合格□、制造日期等。

2、运□

适□于□、船、□机运□，运□中□遮蓬、防晒、文明装卸。

3、□存

产品未使用前存放在包装箱内，环境温度 -40°C — 55°C ，相对湿度 10% — 95% ，箱内不允许有有害气体，易燃，易爆的产品及有腐蚀性的化学物品，并且无强烈的机械振动，冲击和强磁场作用，包装箱离地至少 20cm 高，距离墙壁、热源、窗口或空气入口至少 50cm，在本规定条件下的贮存期一般 2 年，超过 2 年后重新进行检验。